

OTTER I-V
반도체 소자 실험

n-MOSFET



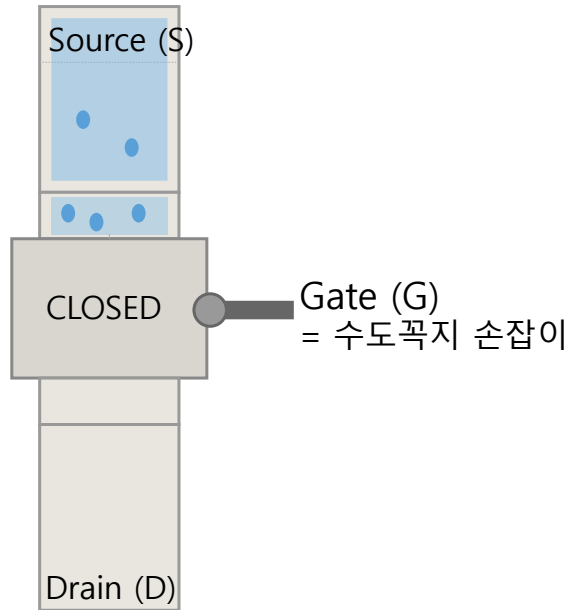
주식회사 세미오테에듀
SEMI OTTER EDU CO.,LTD



MOSFET이란

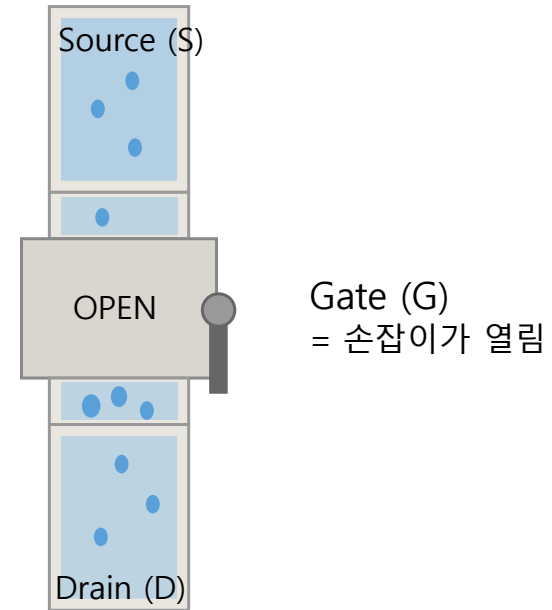
MOSFET의 수도꼭지 비유

$V_G = 0$ (OFF)



물이 흐르지 못함
(no current, $I_D = 0$)

$V_G > V_{th}$ (ON)

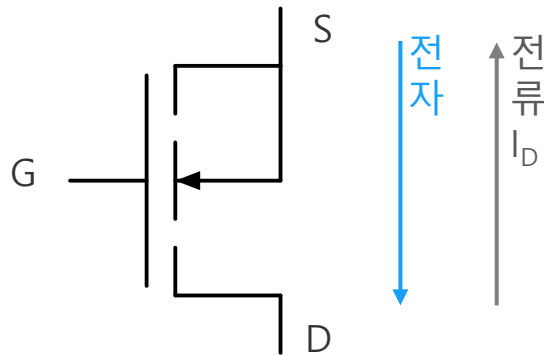


물이 흐름
(current flows, $I_D > 0$)

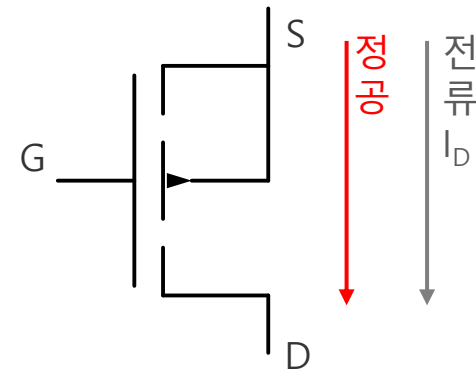
- MOSFET은 소스(Source)와 드레인(Drain)사이의 전류의 흐름을, 게이트(Gate)에 걸리는 전압으로 제어하는 3단자 (3-Terminal) 소자
- 소스와 드레인은 수도꼭지 전후, 게이트는 수도꼭지 손잡이에 비유할 수 있음

MOSFET심볼

n-MOSFET

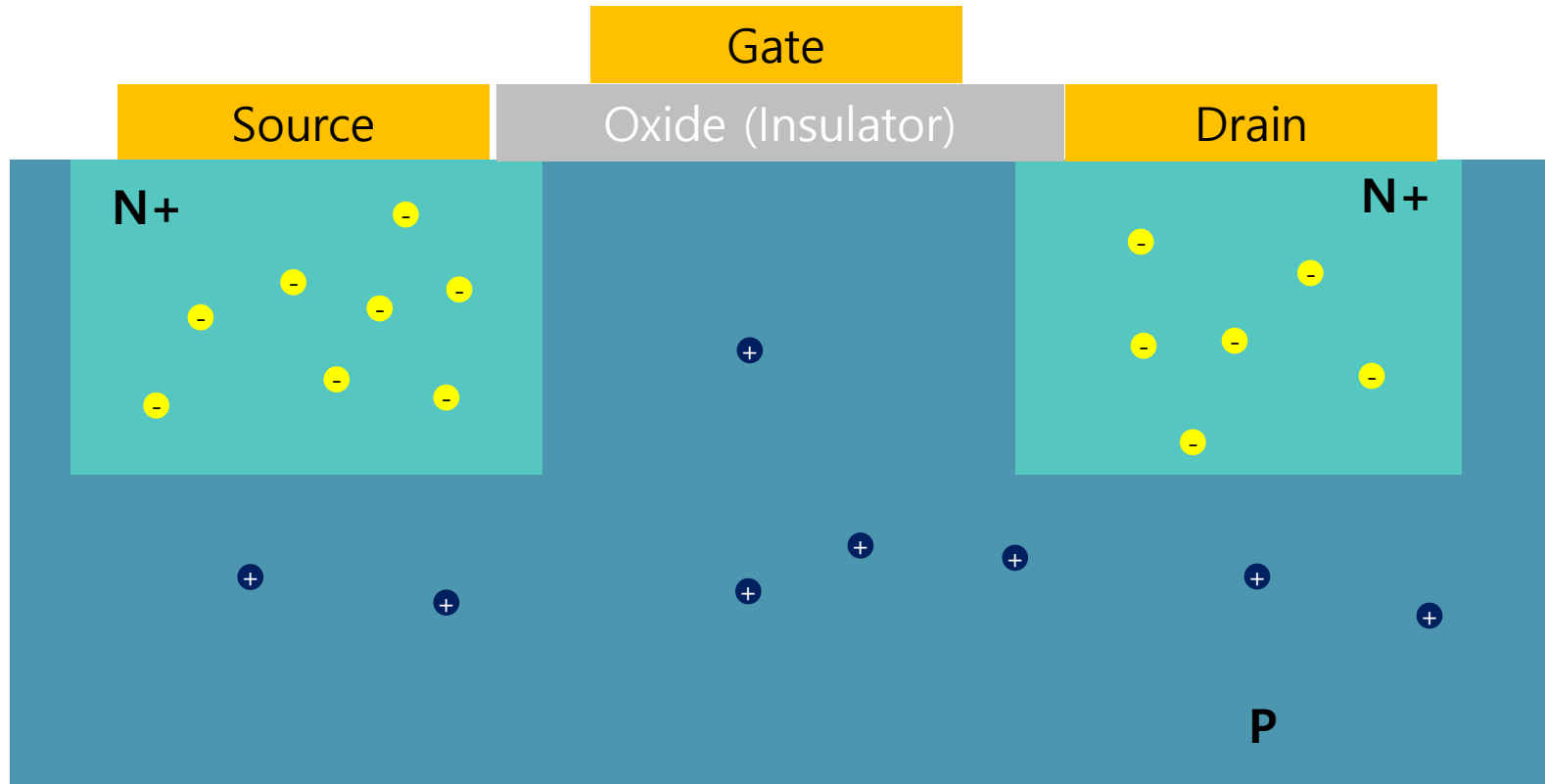


p-MOSFET



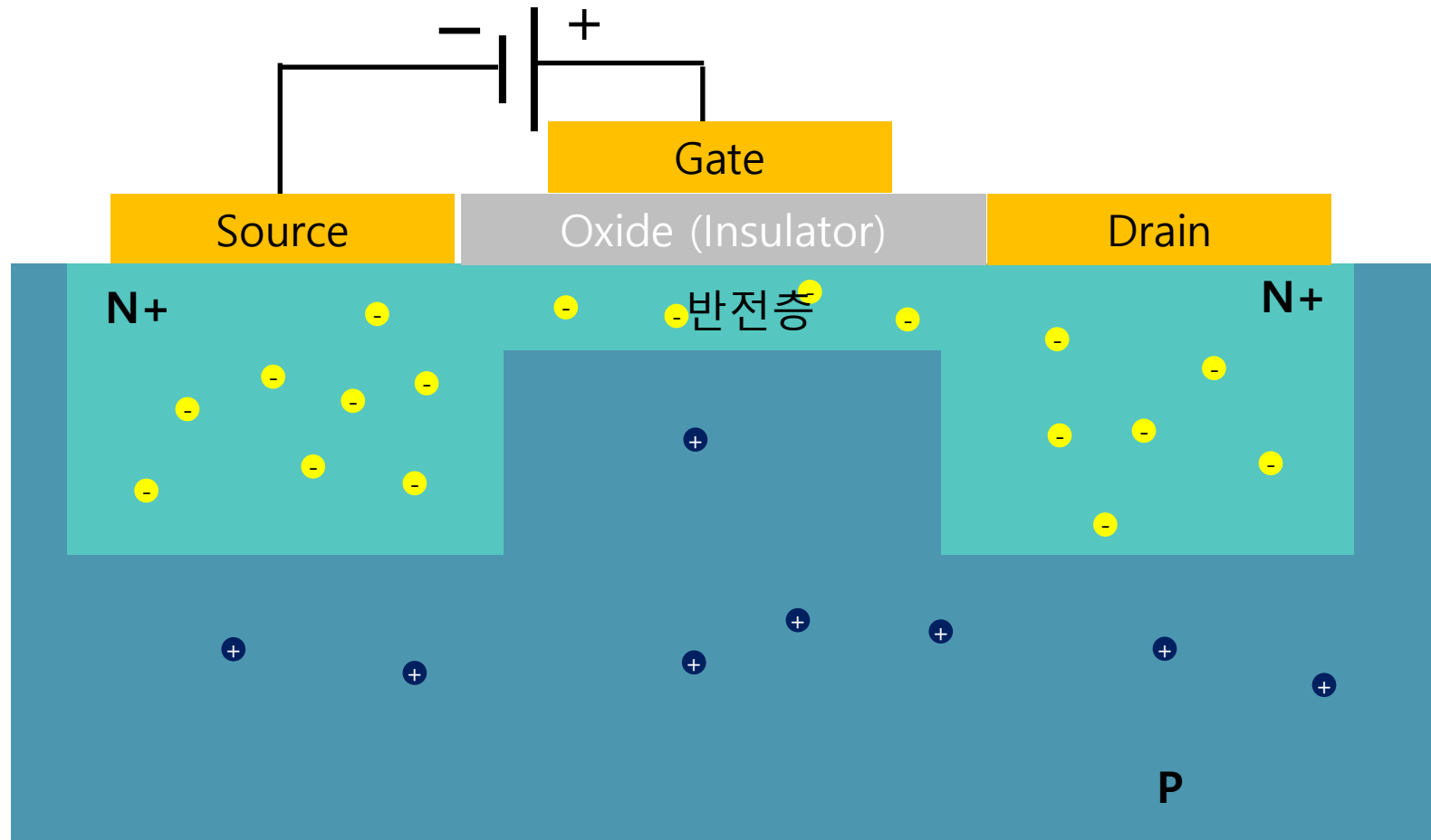
- MOSFET은 심볼로는 위 그림과 같이 나타내며, 화살표의 방향으로 n-MOSFET과 p-MOSFET을 구별
- n-MOSFET
 - 전자가 주된 전하 수송자. 전자가 소스에서 드레인으로 흐른다.
 - 따라서 전류 I_D 는 드레인에서 소스로 흐름
- p-MOSFET
 - 정공이 주된 전하 수송자. 정공이 소스에서 드레인으로 흐른다.
 - 따라서 전류 I_D 역시 소스에서 드레인 으로 흐름

MOSFET의 구조와 원리 (n-MOSFET)



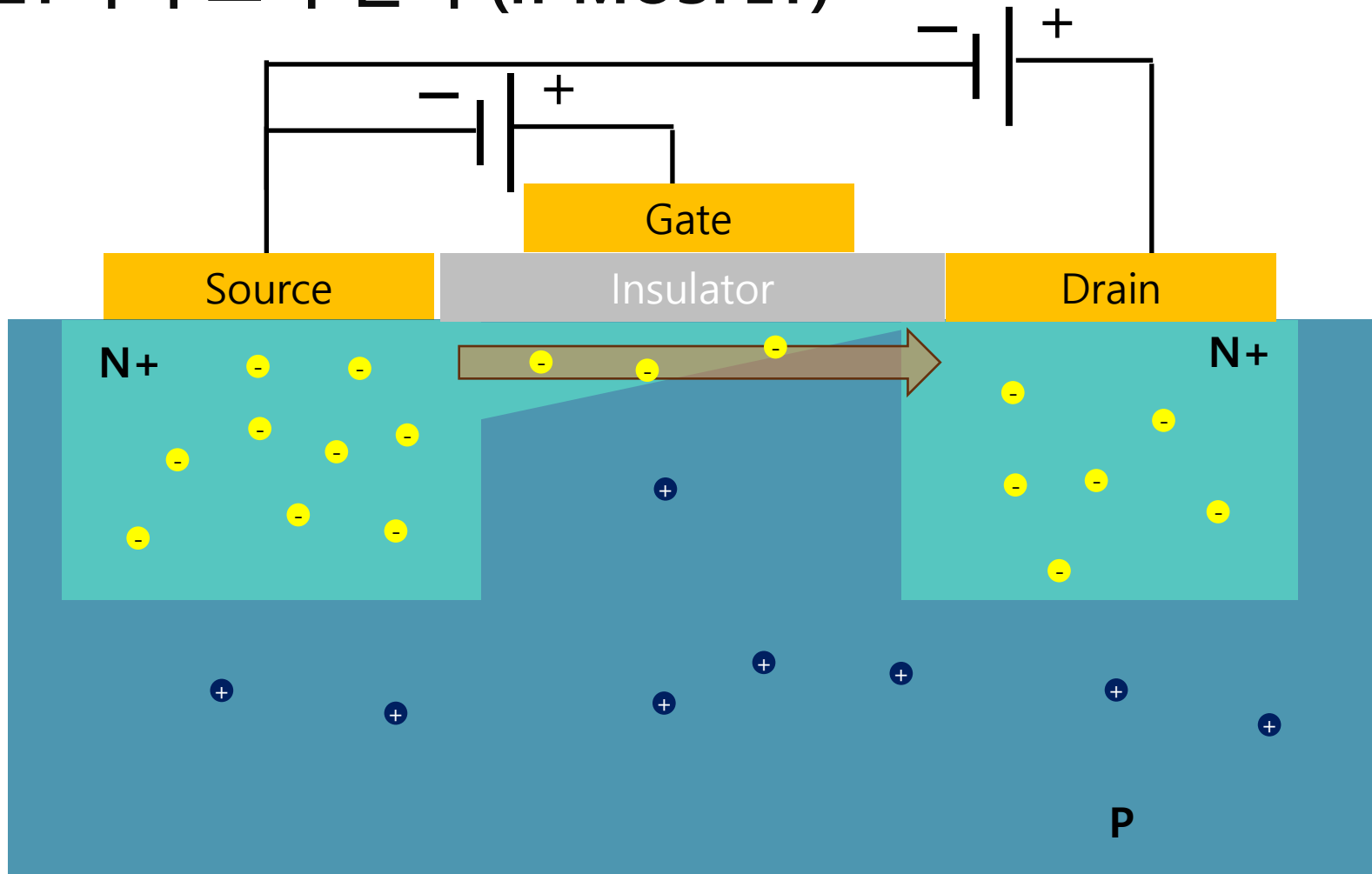
- MOSFET은 금속-산화막(절연막)-반도체 MOS 구조에 소스, 드레인을 추가한 구조.
- n-MOSFET 기준, p형 반도체 기판에 얇은 산화막을 형성하고 그 위에 게이트 전극
- 소스, 드레인 영역은 n형으로 도핑되며, 소스/드레인 전극이 형성됨
- 평상시에는, 소스/드레인이 N-P-N 구조이므로 구조상 역방향 P-N 접합이 존재하여 전류가 흐를 수 없음

MOSFET의 구조와 원리 (n-MOSFET)



- 게이트에 문턱전압 이상 (보통 일정 수준 이상의 양전압) 의 전압을 인가 시, MOS구조에서 산화막과 반도체 사이에 반전층 (Inversion layer) 형성
- 반전층은 n형 이므로 (n-MOSFET 기준), 소스-드레인 사이 전류가 흐를 수 있게됨

MOSFET의 구조와 원리 (n-MOSFET)



- 드레인에 전압이 걸리면 전자가 소스에서 드레인으로 흐름
- 드레인에 걸린 전압이 높아질 수록, 드레인 근처 반전층의 전자가 줄어들게 됨
- 드레인 근처 반전층의 전자가 거의 사라지게 되면, 이것이 I-V 특성의 Pinch-off로 나타남

MOSFET의 전류 (Long-channel approximation)

① 차단 영역 (Cut-off): $V_{GS} < V_{th}$ 일 때, 채널이 형성되지 않아 $I_D \approx 0$.

② 선형(삼극) 영역 (Linear/Triode): $V_{GS} > V_{th}$ 이고 $V_{DS} < V_{GS} - V_{th}$ 일 때

$$I_D = 2K [(V_{GS} - V_{th})V_{DS} - V_{DS}^2/2]$$

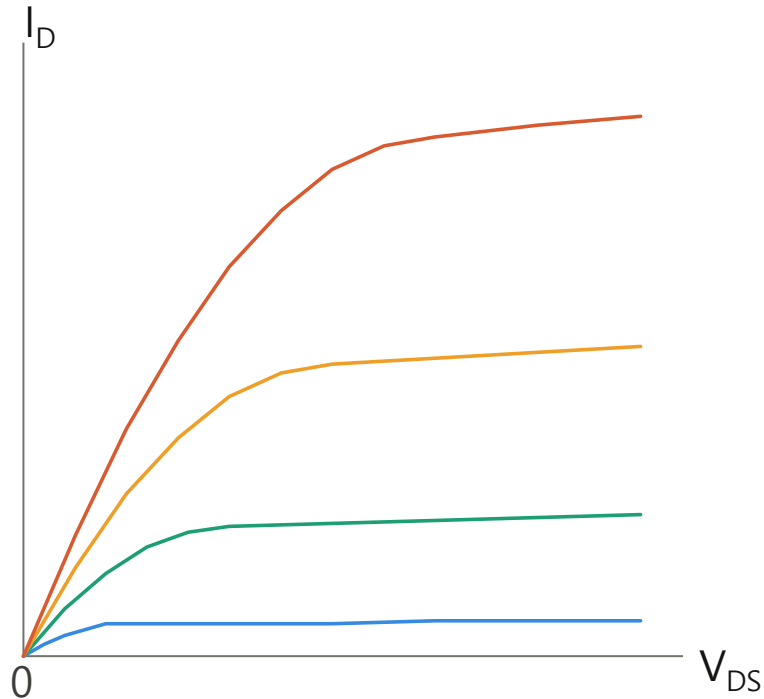
③ 포화 영역 (Saturation): $V_{GS} > V_{th}$ 이고 $V_{DS} \geq V_{GS} - V_{th}$ 일 때, 채널이 핀치오프(pinch-off)되어 전류가 V_{DS} 에 거의 무관

$$I_D = K(V_{GS} - V_{th})^2$$

여기서 $K = \frac{1}{2}\mu_n C_{ox}(W/L)$ 이며, 이 값은 MOSFET의 공정과 기하 구조에 의해 결정

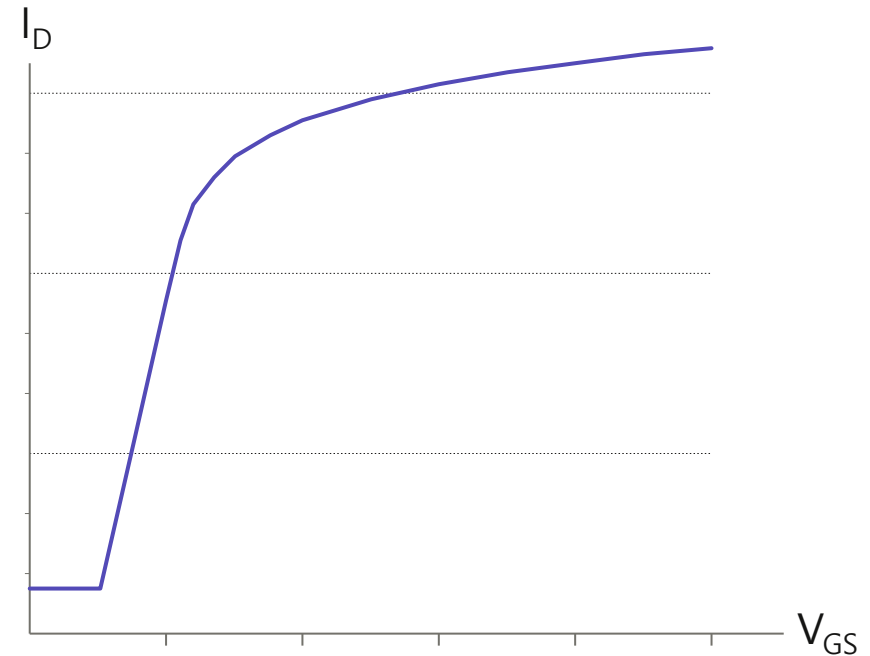
MOSFET의 I-V 특성

출력특성 (Output characteristics)



- 입력(V_{GS})을 하나의 값으로 고정한 채, 출력 단자에서 본 I-V 관계.
- 이 소자를 어떤 지점에 바이어스했을 때, 출력 쪽 전압이 흔들려도 전류가 얼마나 잘 유지되는가(전류원에 가까운가)를 보여주는 그림
- 아날로그/전력 회로의 동작점 지도로 사용

전달특성 (Transfer Characteristics)

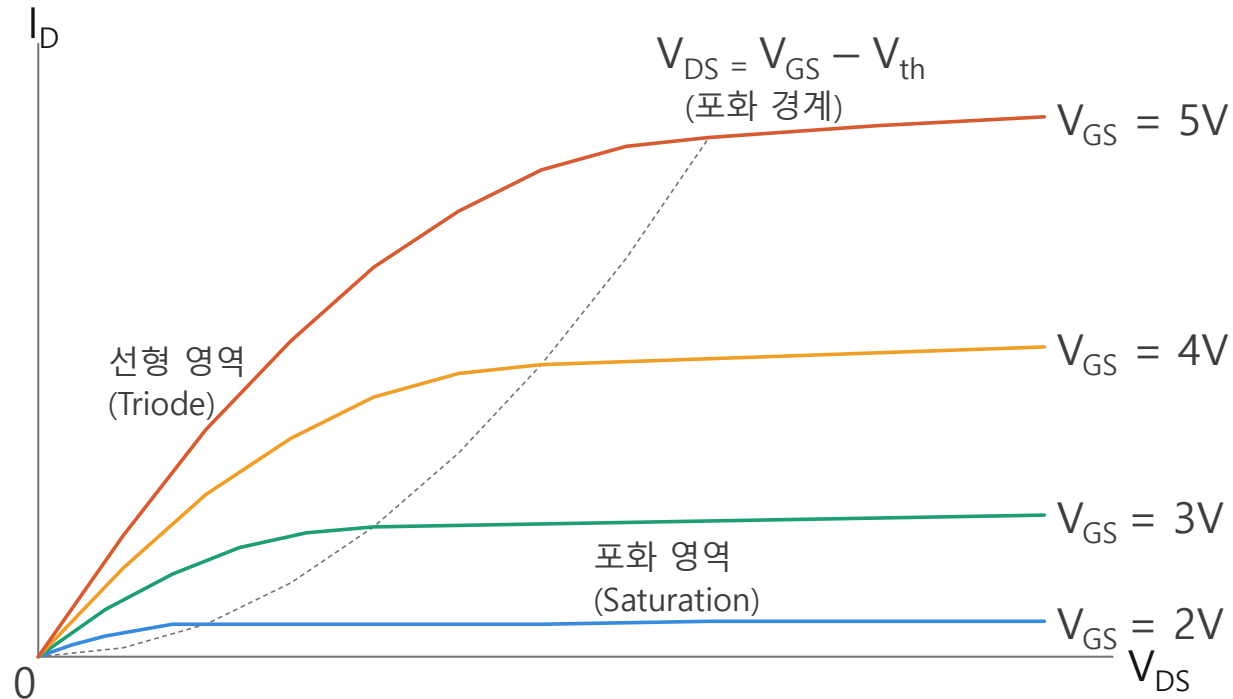


- 출력(V_{DS})을 하나의 값으로 고정한 채, 입력이 출력으로 얼마나 '전달'되는가를 본 함수
- 이름 그대로 input→output의 transfer curve
- "언제 켜지는가(V_{th})"와 "얼마나 예민한가(g_m)"에 대한 정도를 제공

MOSFET의 I-V 특성

(1) 출력특성 (Output characteristics)

게이트 전압을 매개변수로 한 I_D vs V_{DS}



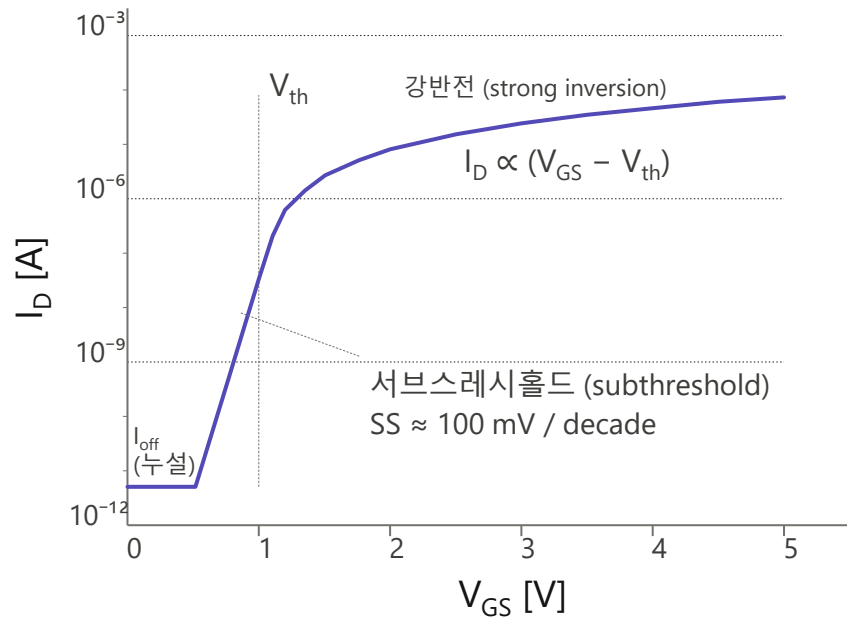
- 드레인에 전압이 걸리면 전자가 소스에서 드레인으로 흐름
- 드레인에 걸린 전압이 높아질 수록, 드레인 근처 반전층의 전자가 줄어들게 됨
- 드레인 근처 반전층의 전자가 거의 사라지게 되면, 이것이 I-V 특성의 Pinch-off로 나타남

MOSFET의 I-V 특성

(2) 전달특성 (Transfer Characteristics) – 선형 영역일 때 ($V_{DS} \ll V_{GS} - V_{th}$)

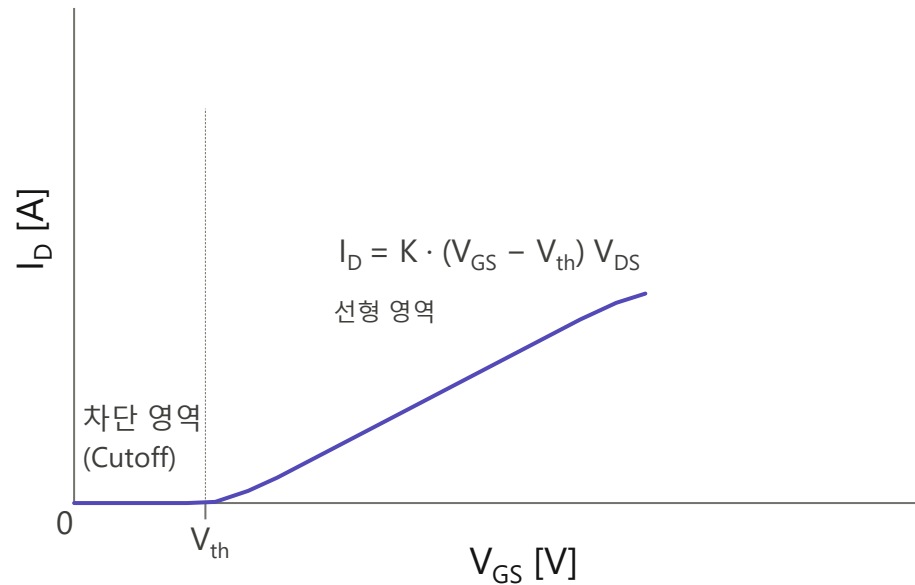
세미로그 플롯

Y축을 로그 스케일로 확장하면 서브스레숄드 (Sub threshold)가 드러남



일반 플롯

V_{DS} 포화 영역에서 I_D vs V_{GS}



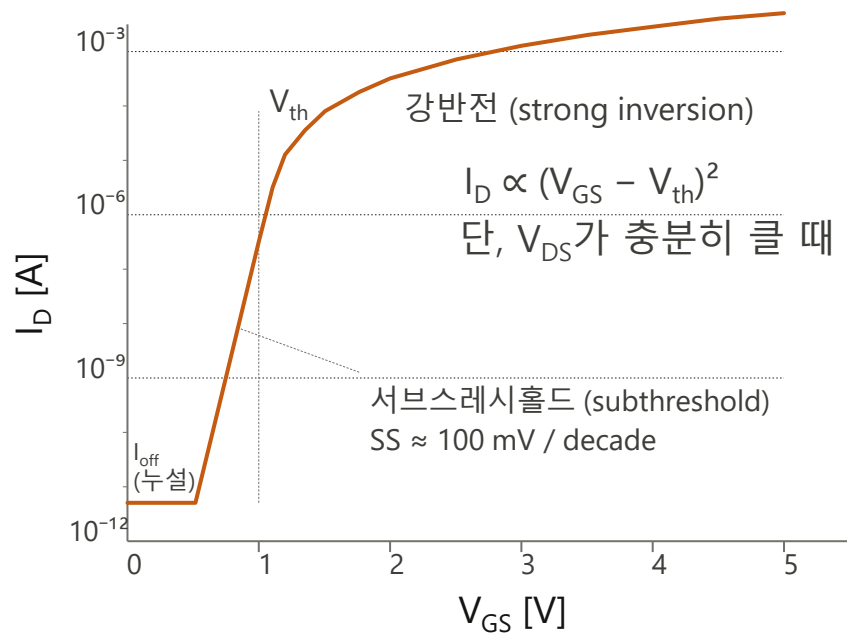
- 선형영역의 전달특성은 V_{DS} 를 작게 하여 (예: 0.1V) 측정
- 문턱전압은 기준점 (예: $10^{-7}A$)을 정하거나, 일반 플롯에서 전류가 일정하게 증가하는 구간의 기울기로 부터 외삽 (Extrapolation) 하여 결정

MOSFET의 I-V 특성

(2) 전달특성 (Transfer Characteristics) – 포화 영역일 때 ($V_D > V_{GS} - V_{th}$)

세미로그 플롯

Y축을 로그 스케일로 확장하면 서브스레숄드 (Sub threshold)가 드러남



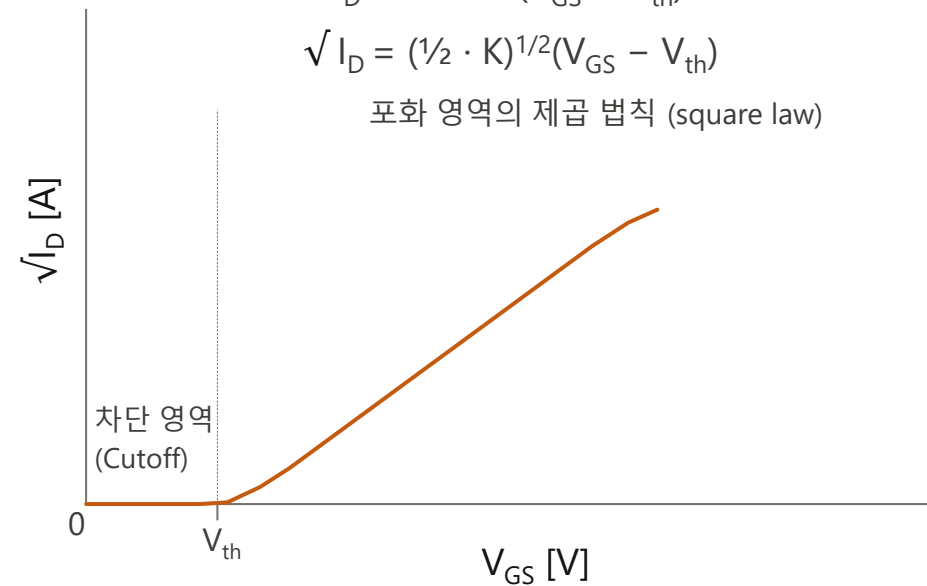
$\sqrt{I_D}$ vs V_{GS} 플롯

V_{DS} 포화 영역에서 $I_D^{1/2}$ vs V_{GS}

$$I_D = \frac{1}{2} \cdot K \cdot (V_{GS} - V_{th})^2$$

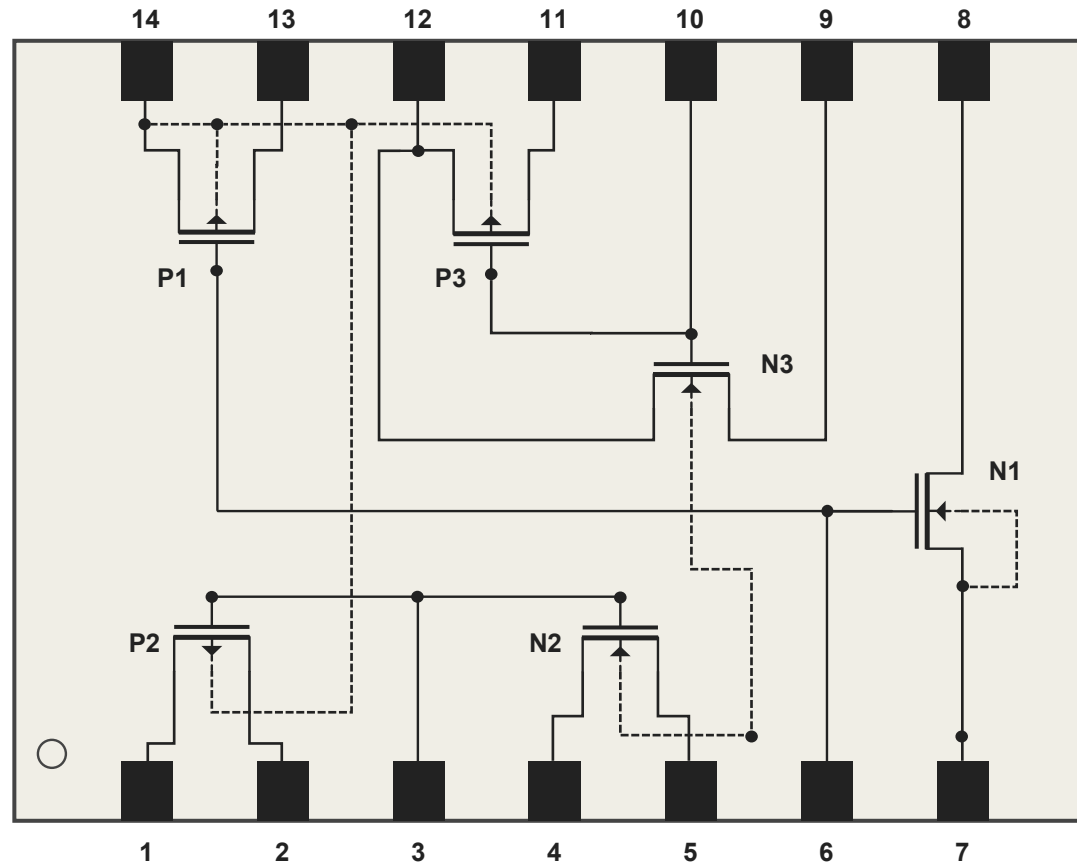
$$\sqrt{I_D} = (\frac{1}{2} \cdot K)^{1/2} (V_{GS} - V_{th})$$

포화 영역의 제곱 법칙 (square law)



- V_{DS} 를 충분히 크게 하여 (예: 5 V) 포화영역의 전달특성 측정
- 전류의 제곱근과 게이트전압을 플롯하여 문턱전압 추출 가능
- 드레인 전압이 전류에 아무 영향을 주지 않음을 확인

CD4007 핀아웃 (Pin-out)



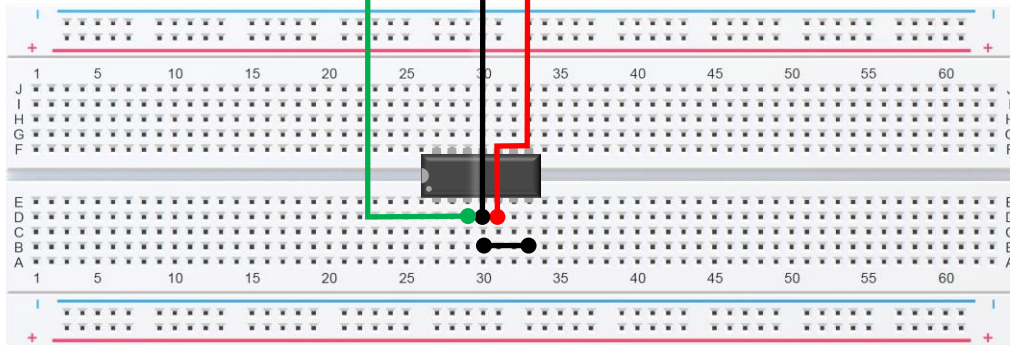
- 이번 실험에서는 N2를 사용
- 3번핀: Gate, 4번핀: 소스, 5번핀: 드레인, 7번핀: 바디 바이어스 (GND)
- 4번과 7번을 연결하여 바디 (실리콘 벌크)의 전위를 맞춰주어야 함

용어정리

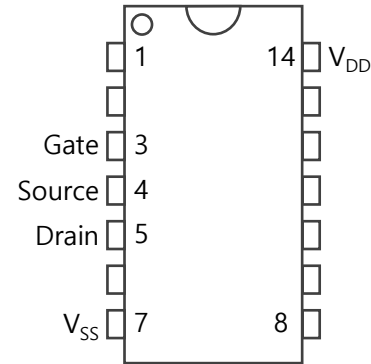
선형 영역	$V_{DS} < V_{GS} - V_{th}$. 드레인 전류가 V_{DS} 에 거의 비례. MOSFET이 가변 저항처럼 동작
포화 영역	$V_{DS} \geq V_{GS} - V_{th}$. 채널 핀치오프. 전류가 V_{DS} 에 거의 무관
$K (= \frac{1}{2}\mu_n C_{ox} W/L)$	전류 이득 계수. Transfer 곡선에서 추출 가능
Output 특성	V_{GS} 고정, V_{DS} sweep $\rightarrow I_D$ vs V_{DS} 곡선
Transfer 특성	V_{DS} 고정, V_{GS} sweep $\rightarrow I_D$ vs V_{GS} 곡선

실험셋업

연결도



CD4007

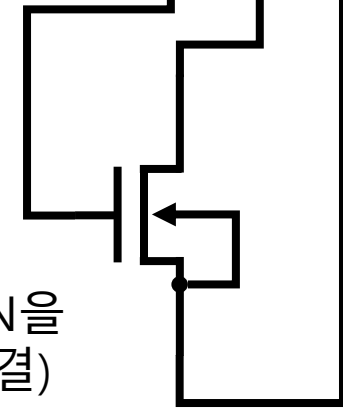


7번 핀이 꼭
접지되어야 함

회로도

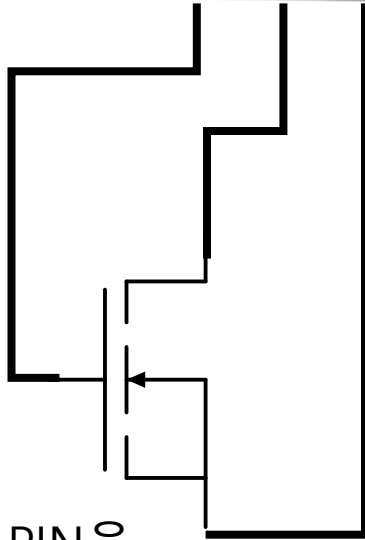


(4, 7번 PIN을
별도로 연결)

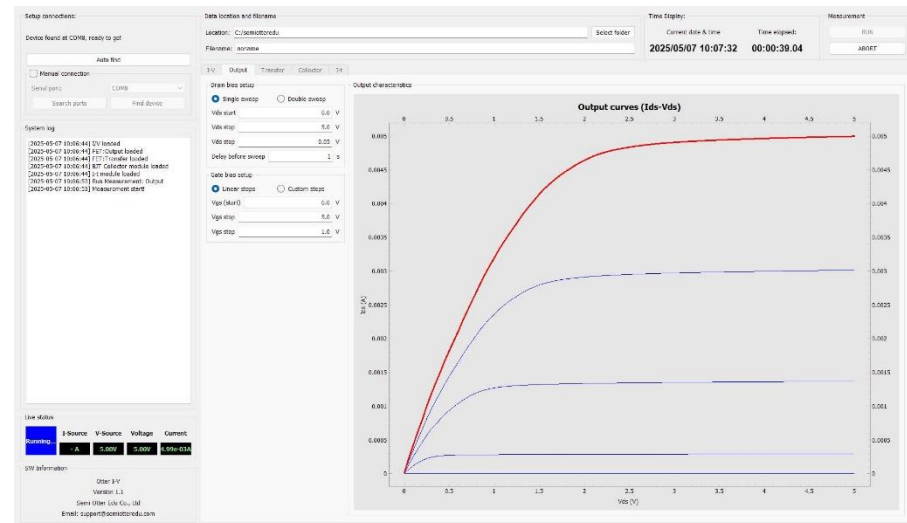
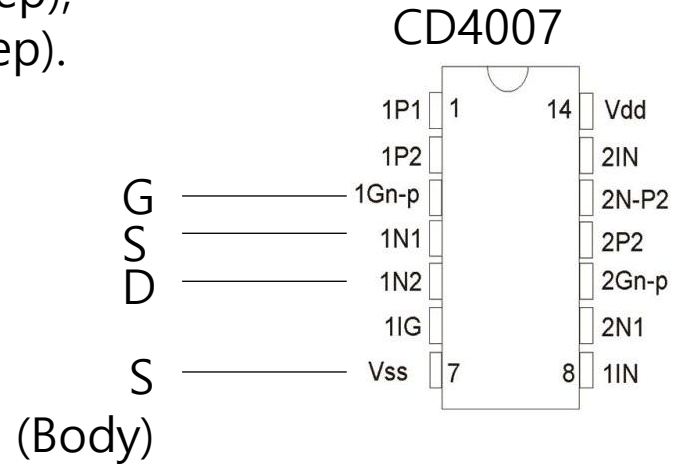


실험내용

Task: V_{GS} 를 바꾸어가며 (0 – 5 V, 1 V step),
 I_D vs V_D 를 측정 (V_D 0 ~ 5 V, 0.05 V step).



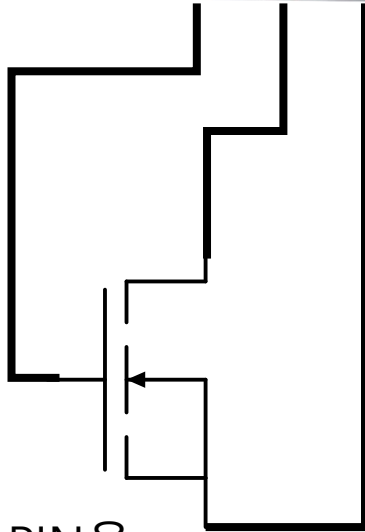
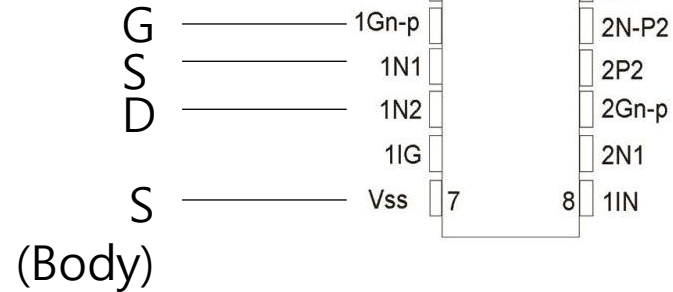
(4, 7번 PIN을
별도로 연결)



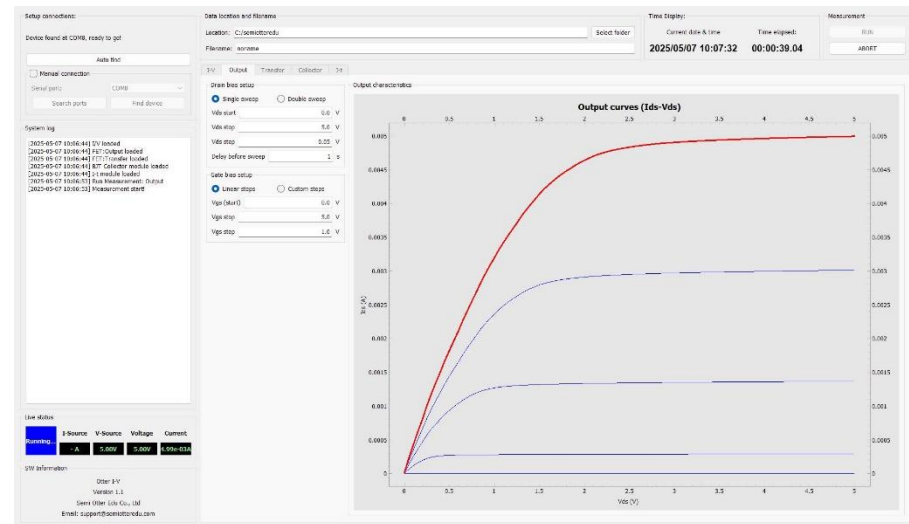
실험내용

Task: V_{DS} 를 바꾸어가며 (0.1, 0.5, 1.0, 2.0, 3.0, 4.0, 5.0 V),
 I_D vs V_G 를 측정 (V_G 0 ~ 5 V, 0.05 V step).

CD4007



(4, 7번 PIN을
별도로 연결)



실험내용

- N-MOSFET의 여러 특성을 확인한다.
- 출력곡선
 - 출력곡선을 통해 선형영역과 포화영역을 확인하고, 두 영역의 경계가 포물선을 그리며 구성되는지 알아보자.
 - 포화영역에서 전류가 일정한지, 아니면 미세한 상승이 있는지 확인한다.
- 전달곡선
 - V_{DS} 를 다단계로 나누어 측정한다.
 - V_{DS} 가 작을때 (선형영역)와 비교하여, V_{DS} 가 일정 이상 커지면 대부분의 전달곡선이 겹치는 (포화영역) 양상을 확인해본다.
 - 문턱전압, Subthreshold Slope을 구해본다.
 - K를 구해본다.